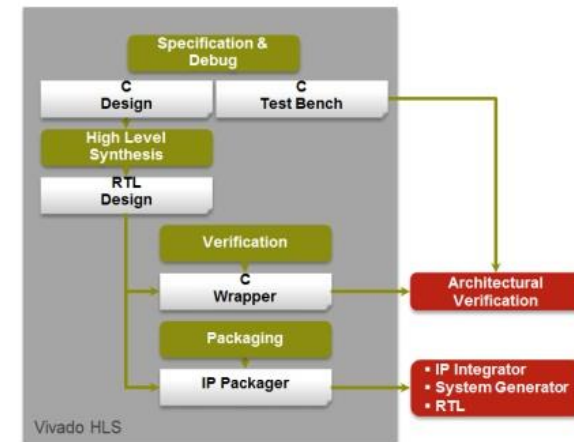


Generación de hardware reconfigurable a partir de código C

Descripción

La forma tradicional de diseñar circuitos electrónicos digitales es mediante el uso de lenguajes de descripción de hardware (HDLs). Este enfoque requiere que los diseñadores tengan conocimientos avanzados del funcionamiento del hardware a muy bajo nivel. En los últimos años, la síntesis de alto nivel (HLS) ha permitido que los sistemas puedan ser descritos usando mayores niveles de abstracción (por ejemplo, usando lenguajes de programación), reduciendo significativamente la complejidad del proceso de diseño.

En este proyecto se pretende emplear herramientas comerciales de síntesis de alto nivel (Vivado HLS) para desarrollar módulos hardware reconfigurables a partir de un programa escrito en C. De esta manera se pretende analizar el comportamiento de las herramientas HLS, así como el rendimiento de los aceleradores hardware, respecto a un enfoque más tradicional en el que los módulos han sido descritos usando VHDL.



Oferta para: GITI

Coordinador(es): Eduardo de la Torre / Alfonso Rodríguez

e-mail de contacto: {eduardo.delatorre,alfonso.rodriguez}@upm.es